**计算机组成原理**

**课程设计报告**

**学 号\_\_\_\_\_\_\_\_\_18021006\_\_\_\_\_\_\_\_\_\_\_**

**姓 名\_\_\_\_\_\_\_\_\_\_吴天鹤\_\_\_\_\_\_\_\_\_\_\_\_**

**指导教师\_\_\_\_\_\_\_\_\_\_朱文军\_\_\_\_\_\_\_\_\_\_\_\_**

**提交日期\_\_\_\_\_\_\_\_\_\_2020.7.8\_\_\_\_\_\_\_\_\_\_**

**成绩评价表**

|  |  |  |
| --- | --- | --- |
| **报告内容** | **报告结构** | **报告最终成绩** |
| **□丰富正确**  **□基本正确**  **□有一些问题**  **□问题很大** | **□完全符合要求**  **□基本符合要求**  **□有比较多的缺陷**  **□完全不符合要求** |  |
| **报告与Project功能一致性** | **报告图表** | **总体评价** |
| **□完全一致**  **□基本一致**  **□基本不一致** | **□符合规范**  **□基本符合规范**  **□有一些错误**  **□完全不正确** |  |

**教师签字:\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_**

**目录**

[1. 总体数据通路结构设计图 3](#_Toc45135896)

[2. 各个模块定义 3](#_Toc45135897)

[2.1 PC模块定义 3](#_Toc45135898)

[2.2 GPR模块定义 4](#_Toc45135899)

[2.3 ALU模块定义 5](#_Toc45135900)

[2.4 EXT模块定义 5](#_Toc45135901)

[2.5 DM模块定义 6](#_Toc45135902)

[2.6 Controller模块定义 6](#_Toc45135903)

[2.7 NPC模块定义 8](#_Toc45135904)

[2.8 IM模块定义 8](#_Toc45135905)

[2.9 IR模块定义 9](#_Toc45135906)

[2.10 A，B模块定义 9](#_Toc45135907)

[2.11 ALUOut模块定义 10](#_Toc45135908)

[2.12 DR模块定义 10](#_Toc45135909)

[2.13 SB\_module模块定义 11](#_Toc45135910)

[2.14 LB\_module模块定义 11](#_Toc45135911)

[2.15 TC\_module模块定义 12](#_Toc45135912)

[2.16 Output\_Device\_module模块定义 12](#_Toc45135913)

[2.17 Input\_Device\_module模块定义 13](#_Toc45135914)

[2.18 CP0\_module模块定义 13](#_Toc45135915)

[2.19 Bridge\_module模块定义 14](#_Toc45135916)

[3. 机器指令描述 15](#_Toc45135917)

[ADDU 15](#_Toc45135918)

[SUBU 15](#_Toc45135919)

[ORI 16](#_Toc45135920)

[LW 16](#_Toc45135921)

[SW 16](#_Toc45135922)

[LUI 16](#_Toc45135923)

[BEQ 16](#_Toc45135924)

[J: 16](#_Toc45135925)

[SLT： 16](#_Toc45135926)

[Addi: 16](#_Toc45135927)

[ADDIU: 16](#_Toc45135928)

[JAL: 16](#_Toc45135929)

[JR: 17](#_Toc45135930)

[SB： 17](#_Toc45135931)

[LB： 17](#_Toc45135932)

[MTC0： 17](#_Toc45135933)

[MFC0： 17](#_Toc45135934)

[ERET： 17](#_Toc45135935)

[4. 测试程序 17](#_Toc45135936)

[5. 测试结果与说明 19](#_Toc45135937)

[6. 收获、体会、总结 19](#_Toc45135938)

# 总体数据通路结构设计图

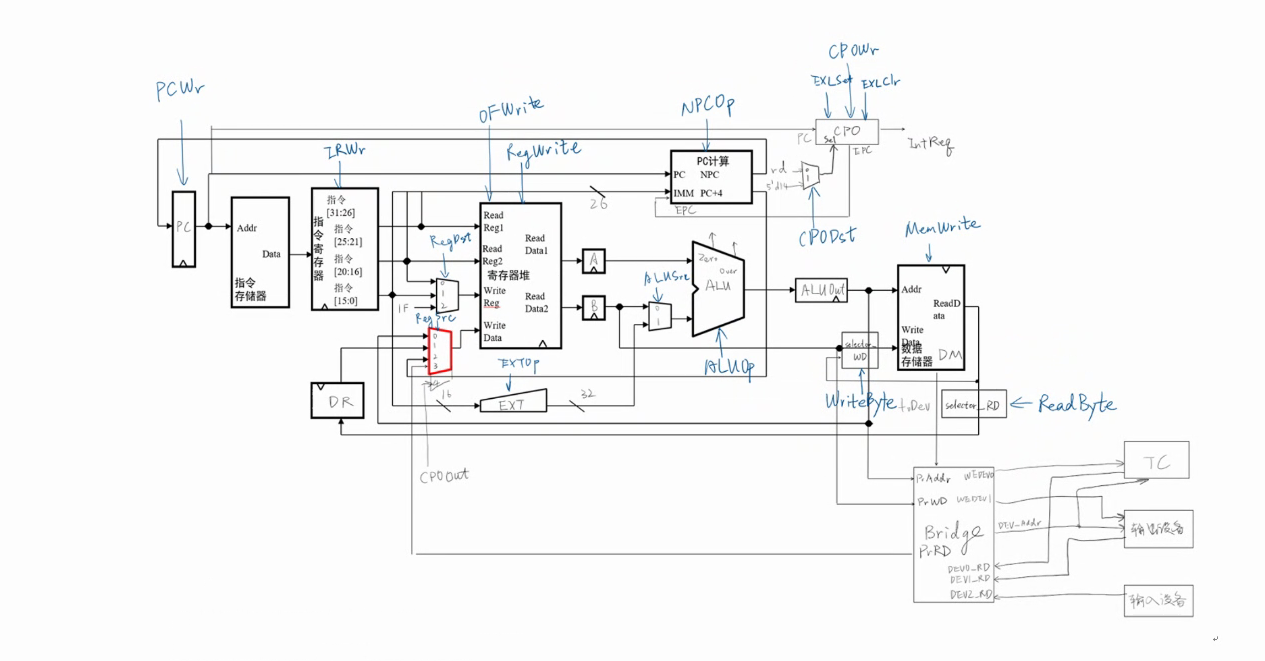


图1 总体数据通路结构设计图

# 各个模块定义

## 2.1 PC模块定义

1. 基本描述

PC主要功能是完成取指令功能。PC内部包括一个32位寄存器，根据时钟沿的上升进行PC+4.

1. 模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| npc\_in | I | 从npc输入下一条指令的地址 |
| pc\_out | O | 输出下一条指令的地址 |
| clk | I | 时钟信号 |
| reset | I | 复位信号。  1：复位  0：无效 |

1. 功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 输出下一条指令的地址 | 当复位信号有效时，PC被设置为0x00003000。输出由NPC传进来的下一条指令。 |
| 2 | 取指令 | 根据PC从NPC |

## 2.2 GPR模块定义

1. 基本描述

GPR是通用寄存器堆，里面有32个寄存器用来存储值，还有相应的DXM进行rt和rd寄存器的选取。主要功能是向特定的寄存器内写入具体的值，从特定的寄存器中取出值，传递给ALU，进行相应的指令功能的操作。

1. 模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| ra | I | 接收当前指令的25-21位，选择对应的寄存器，取出对应的值 |
| rb | I | 接收当前指令的20-16位，选择对应的寄存器，取出对应的值 |
| rw | I | 选择对应的寄存器，作为结果存储的寄存器 |
| clk | I | 时钟信号 |
| reset | I | 复位信号。  1：复位  0：无效 |
| busW | I | 接收通过ALU之后的值存入由rw决定的寄存器中 |
| busA | O | 输出对应的寄存器内部的值 |
| busB | O | 输出对应的寄存器内部的值 |
| Overflow | O | 输出是否溢出信号 |
| Clk | I | 时钟信号 |
| Rst | I | 复位信号 |

1. 功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 取值 | 根据rs, rt从特定寄存器取值 |
| 2 | 存值 | 根据rt或rd向特定寄存器写入值 |
| 3 | 向30号寄存器写1 | Addi指令溢出判断 |

## 2.3 ALU模块定义

(1) 基本描述

ALU是算术逻辑单元，在ALU中可以实现加、减，或运算。对应addu, subu, ori指令，同时能判定相减后是否为0，如果为0且指令为beq指令，则根据beq后的指令进行跳转。

(2) 模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| busA | I | 输入第一个值busA |
| busB | I | 输入第二个值busB |
| ALUctr | I | 选择信号，对应的只输出busB(lui指令)，输出两个值相加，输出两个数相减，输出与立即数或运算 |
| zero | O | 判断两数相减是否为0 |
| out | O | 输出运算后的结果 |
| Overflow | O | 输出是否溢出信号 |
| Addi\_sel | I | Addi检测标识 |

(3) 功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 相加 | 实现传入两数相加（要经过ALUSrc选择） |
| 2 | 相减 | 实现传入两数相减（要经过ALUSrc选择） |
| 3 | 与立即数或 | 实现与32位立即数相或（要经过ALUSrc选择） |

## 2.4 EXT模块定义

(1) 基本描述

EXT是扩展模块。该模块里能够实现16位到32位的0扩展，符号扩展，还有低16位0的扩展，高位为该立即数的功能。

(2) 模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Imm16 | I | 输入16位立即数 |
| Extop | I | 选择信号，选择进行高位0扩展，符号扩展，低16位0扩展高16位为立即数即lui指令 |
| Output32 | O | 输出扩展后的结果 |

(3) 功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 高位0扩展 | 将16位立即数进行高位0扩展 |
| 2 | 符号扩展 | 将16位立即数进行符号扩展 |
| 3 | 高位为立即数，低16位为0 | lui指令操作 |

## 2.5 DM模块定义

(1) 基本描述

DM是数据存储器模块。该模块是向具体的数据段地址存储相应的数据，和从相应的地址取出数值。

(2) 模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| din | I | 输入rt对应寄存器的值 |
| Addr | I | 输入对应的地址 |
| dout | O | 输出从寄存器取出的值 |
| clk | I | 时钟信号 |
| we | I | 存储使能信号 |

(3) 功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 输入地址 | 选择数据存储器具体的地址 |
| 2 | 存储数据 | 向相应的地址里写入数据 |
| 3 | 取出数据 | 从相应的地址里取出数据 |

## 2.6 Controller模块定义

(1) 基本描述

Controller是控制器模块。该模块是控制数据通路里选择信号的一个模块。通过对opcode和funct进行与或操作来实现一条指令输入，哪些选择信号打开的功能。

(2) 模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| RegDst | O | 对rt和rd寄存器进行选择 |
| ALUSrc | O | 选择busB和16位立即数扩展后的值 |
| MemtoReg | O | 选择DM和ALU计算后的值 |
| RegWrite | O | 寄存器堆写使能信号 |
| MemWrite | O | 数据存储器写使能 |
| nPC\_sel | O | 检测Beq指令 |
| Extop | O | 选择扩展的方式 |
| jsel | O | J指令使能信号 |
| ALUctr | O | ALU执行操作选择信号 |
| Opcode\_in | I | 输入指令的opcode码 |
| Funct\_in | I | 输入指令的funct码 |
| Jr\_sel | O | 判断jr |
| Jal\_sel | O | 判断JAL |
| Addi\_sel | O | 判断ADDI |
| PCWr | O | PC写使能 |
| IRWr | O | IR写使能 |
| LB\_sel | O | 根据current判断LB |
| Sb\_sel | O | 根据current判断SB |
| MTFC0\_rs | I | MTC0，MFC0位 |
| IntReq | I | 中断请求 |
| EXLSet | O | EXL置位 |
| EXLClr | O | EXL清零 |
| CP0\_Wr | O | CP0写使能 |
| CP0\_Dst | O | 选择CP0哪一个寄存器 |
| DEV\_Wr | O | 选择是否向外设执行 |
| ALUOut\_DEV | I | 外设地址 |
| IntReq\_out | O | 送给NPC的信号 |
| ERET\_sel | O | 送给NPC的信号 |
| current\_state | O | 送给NPC的信号 |

(3) 功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 选择 | 选择相应的功能操作，当某些指令执行时相应的选择信号进行选择 |
| 2 | 使能信号 | 对相应的模块的功能进行使能判断，即什么时候该模块执行相应操作 |

## NPC模块定义

(1)基本描述

NPC主要功能是完成计算下一条指令功能。其中可以判断beq和j和jr指令，进行相应计算并选择输出。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| pc\_in | I | 从PC传进来值 |
| jal\_sel | I | Jal信号 |
| jr\_val | I | Jr的值 |
| zero | I | 传进BEQ的等于信号 |
| j\_sel | I | J指令信号 |
| j26\_in | I | J26值 |
| jr\_sel | I | Jr信号 |
| pc4\_out | O | Pc+4\_out，针对Jal指令 |
| npc\_out | O | Npc\_out |
| imm\_in | I | 26位输入 |
| npc\_sel | I | 输出下一条指令的地址 |
| clk | I | 时钟信号 |
| reset | I | 复位信号。  1：复位  0：无效 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 计算 | 计算下一条指令 |
| 2 | 取指令 | 根据PC从NPC |

## IM模块定义

(1)基本描述

IM用来存储指令的信息。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Addr | I | 从PC传进来值 |
| Dout | O | Jal信号 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 存储 | 存储测试程序的指令 |
| 2 | 输出指令 | 输出指令 |

## IR模块定义

(1)基本描述

IR用来存做IM的锁存器来分开5个阶段。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Im\_in | I | 从PC传进来值 |
| IRWr | I | 写使能 |
| Ir\_out | O | Jal信号 |
| Clk | I | 时钟信号 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 存储 | 存储测试程序的指令 |
| 2 | 输出指令 | 输出指令 |

## 2.10 A，B模块定义

(1)基本描述

A用来存做busA的锁存器来分开5个阶段。B用来存做busB的锁存器来分开5个阶段。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| read\_data1\_in | I | 从GPR传来rs / rt的值 |
| read\_data1\_out | O | 传出值 |
| Clk | I | 时钟信号 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 存储 | 存储GPR传来rs / rt的值 |
| 2 | 输出值 | 输出GPR传来rs / rt的值 |

## 2.11 ALUOut模块定义

(1)基本描述

ALUOut用来存做ALU的值的锁存器来分开5个阶段。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| read\_data1\_in | I | 从GPR传来rs / rt的值 |
| read\_data1\_out | O | 传出值 |
| Clk | I | 时钟信号 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 存储 | 存储ALU传进来的值 |
| 2 | 输出值 | 输出ALU传进来的值 |

## 2.12 DR模块定义

(1)基本描述

DR用来存做LB模块取出的值的锁存器来分开5个阶段。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| dm\_in | I | 存LB模块出来的值 |
| dr\_out | O | 传出值 |
| Clk | I | 时钟信号 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 存储 | 存储LB模块传进来的值 |
| 2 | 输出值 | 输出LB模块传进来的值 |

## 2.13 SB\_module模块定义

(1)基本描述

SB\_module用来实现sb指令，向dm中写一个字节。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| dm\_in | I | 输入DM模块出来的值 |
| B\_reg\_in | I | 输入B寄存器传的值 |
| sb\_sel | I | Sb使能 |
| sb\_out | O | 输出值 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 存储 | 存储DM模块传进来的值 |
| 2 | 输出值 | 输出拼接后的值 |

## 2.14 LB\_module模块定义

(1)基本描述

SB\_module用来实现sb指令，向dm中写一个字节。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| dm\_in | I | 输入DM模块出来的值 |
| LB\_sel | I | LB使能 |
| LB\_out | O | 输出值 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 存储 | 存储DM模块传进来的值 |
| 2 | 输出值 | 输出选择并符号拓展后的值 |

## 2.15 TC\_module模块定义

(1)基本描述

TC\_module是计时器，用来发送中断请求通过bridge给CP0.

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Clk | I | 时钟信号 |
| rst | I | 复位信号 |
| we | I | 使能 |
| ADDr\_in | I | 选择寄存器信号 |
| Data\_in | I | 数据输入 |
| Data\_out | O | 数据输出 |
| IRQ | O | 中断信号输出 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 中断请求 | 发送中断请求 |
| 2 | 输出值 | 输出对应寄存器的值 |

## 2.16 Output\_Device\_module模块定义

(1)基本描述

Output\_Device\_module是输出设备用来输出信号.

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Clk | I | 时钟信号 |
| rst | I | 复位信号 |
| we | I | 使能 |
| Data\_in | I | 数据输入 |
| Data\_out | O | 数据输出 |
| sel\_signal | I | 判断输出当前寄存器还是初值寄存器 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 输出 | 输出对应寄存器的值 |

## 2.17 Input\_Device\_module模块定义

(1)基本描述

Input\_Device\_module是输入设备用来给输出设备赋值。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Data\_in | I | 数据输入 |
| Data\_out | O | 数据输出 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 输出 | 给输出设备赋值 |

## 2.18 CP0\_module模块定义

(1)基本描述

CP0\_module是存中断前的PC+4，并且实现MTC0和MFC0还有ERET指令。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Clk | I | 时钟信号 |
| rst | I | 复位信号 |
| we | I | 使能 |
| pc\_out\_in | I | 选择寄存器信号 |
| Data\_in | I | 数据输入 |
| EXLSet | I | EXL置位 |
| EXLClr | I | EXL清零 |
| Wen | I | 使能 |
| Sel | I | 选择寄存器 |
| EPC | O | 存入PC+4 |
| HWInt | I | 中断请求信号 |
| Data\_out | O | 数据输出 |
| IntReq | O | 中断信号输出 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 中断请求 | 发送中断请求 |
| 2 | 输出值 | 输出对应寄存器的值 |

## 2.19 Bridge\_module模块定义

(1)基本描述

CP0\_module是存中断前的PC+4，并且实现MTC0和MFC0还有ERET指令。

(2)模块接口

|  |  |  |
| --- | --- | --- |
| 信号名 | 方向 | 描述 |
| Clk | I | 时钟信号 |
| DEV\_WD | O | 输出值 |
| We\_CPU | I | 使能 |
| PrAddr | I | 选择寄存器信号 |
| Output\_Device\_we | O | 输出设备使能 |
| PrWD | I | 数据输入 |
| DEV\_Addr | O | 选择寄存器信号 |
| Wen | I | 使能 |
| PrRD | O | 输出值 |
| DEV1\_RD | I | 设备1的值 |
| DEV2\_RD | I | 设备1的值 |
| DEV3\_RD | I | 设备1的值 |
| TC\_we | O | 计时器使能 |

(3)功能定义

|  |  |  |
| --- | --- | --- |
| 序号 | 功能名称 | 功能描述 |
| 1 | 传输数据 | 传输数据 |

# 机器指令描述

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| 助记符 | Opcode | rs | rt | Rd | shamt | Funct |
| **ADDU** | 000000 | 5位 | 5位 | 5位 | 00000 | 100001 |
| **SUBU** | 000000 | 5位 | 5位 | 5位 | 00000 | 100011 |
| **SLT** | 000000 | 5位 | 5位 | 5位 | 00000 | 101010 |
| **JR** | 000000 | 5位 | 00000 | 00000 | Hint | 001000 |

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| 助记符 | Opcode | rs | rt | immediate |
| **ORI** | 001101 | 5位 | 5位 | 16位 |
| **LW** | 100011 | 5位 | 5位 | 16位 |
| **SW** | 101011 | 5位 | 5位 | 16位 |
| **BEQ** | 000100 | 5位 | 5位 | 16位 |
| **LUI** | 001111 | 5位 | 5位 | 16位 |
| **ADDI** | 001000 | 5位 | 5位 | 16位 |
| **Addiu** | 001001 | 5位 | 5位 | 16位 |
| **LB** | 100000 | 5位 | 5位 | 16位 |
| **SB** | 101000 | 5位 | 5位 | 16位 |
| **J** | 000010 | 26位instr\_index | | |
| **JAL** | 000011 | Insrt\_index | | |

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| 助记符 | COP0 | MF/MT/CO | rt | Rd | 0 | Sel |
| **MFC0** | 010000 | 00000 | 5位 | 5位 | 00000000 | 3位 |
| **MTC0** | 010000 | 00100 | 5位 | 5位 | 00000000 | 3位 |
| **ERET** | 010000 | 1 | 0000000000000000000 | | | 011000 |

ADDU**:**

实现两个32位数相加，不考虑溢出

GPR[rd] <- GPR[rs] + GPR[rt]

SUBU**:**

实现两个32位数相减，不考虑溢出

GPR[rd] <- GPR[rs] - GPR[rt]

ORI**：**

与一个16位立即数做完高位0扩展后进行或操作

GPR[rt] <- GPR[rs] or immediate

LW**:**

从数据存储器内提取相应的值存入寄存器中

GPR[rt] <- memory[GPR[base] + offset]

SW**:**

向数据存储器内相应的地址写入值

Memory[GPR[base] + offset] <- GPR[rt]

LUI**:**

将一个16位常量赋值给寄存器中的高16位，低16位清0

GPR[rt] <- immediate || 016

BEQ**:**

比较rs对应寄存器和rt对应寄存器的内容，如果相等，则跳转至标号位置，不相等则继续执行PC + 4

If GPR[rs] = GPR[rt] then branch

J:

无条件跳转至256MB的区间内的任意指令位置

SLT：

GPR[rd] 🡨 (GPR[rs] < GPR[rt])

去记录是否小于

Addi:

GPR[rt] = GPR[rs] + immeditate

ADDIU:

GPR[rt] = GPR[rs] + immediate

JAL:

跳转并链接，把PC+4的值传入$ra

JR:

根据$ra的值进行跳转

SB：

向dm中写入一个字节

LB：

从dm中提取一个字节

MTC0：

把GPR[rt]的值写入CP0的rd寄存器

MFC0：

把CP0的rd寄存器的值写入GPR[rt]

ERET：

返回EPC中存的地址

# 测试程序

ori $1,$0,0xfc01

#初始化SR

mtc0 $1,$12

mfc0 $2,$15

#保存输入、输出设备的地址

ori $20,$0,0x7f00 # 0 ctrl，4 preset

ori $21,$0,0x7f14

ori $22,$0,0x7f20 # 地址

#初始化输入、输出设备

lw $10,0($22)

sw $10,4($21) # 输出

#初始化TC ctrl

ori $10,$0,0x0008 # CTRL 初始化

sw $10,0($20) # 赋值初值寄存器

#初始化TC present

ori $10,$10,0x000A # 随便赋值

sw $10,4($20) #

lop:

j lop

中断子程序

#中断子程序：

#比对输入设备和输出初值

lw $6,4($21)

lw $7,0($22)

beq $6,$7,label

#如果不一样，把输入给输出的初值

sw $7,4($21)

j ret

#如果一样，输出设备的当前值加1

label:

lw $5,0($21)

addiu $5,$5,1

sw $5,0($21)

ret:

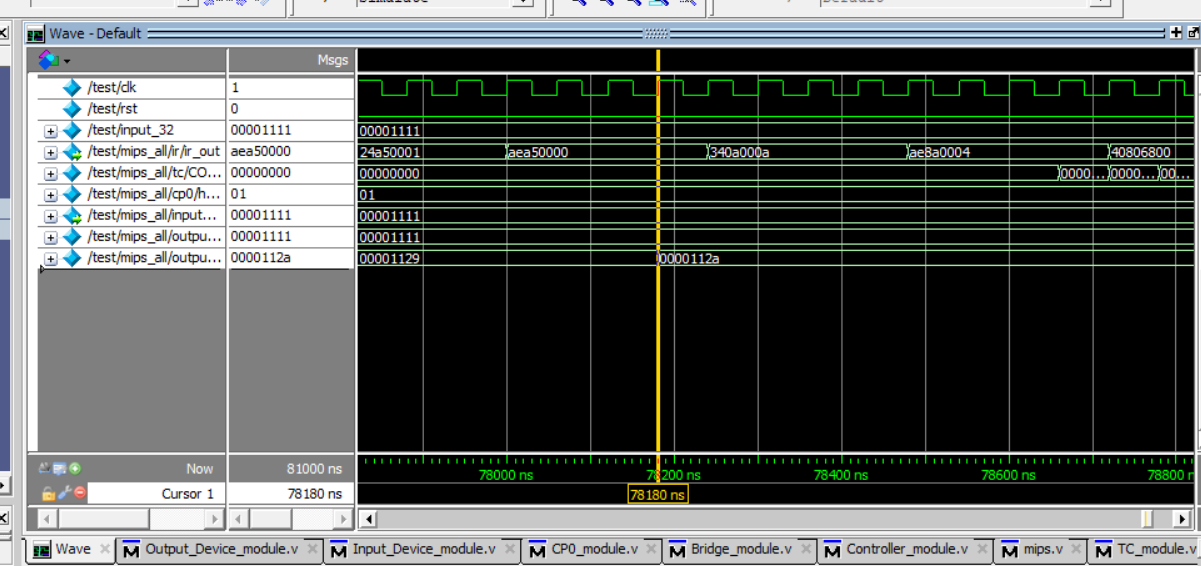
ori $10,$0,0x000A # 记多久的时间写多久？？

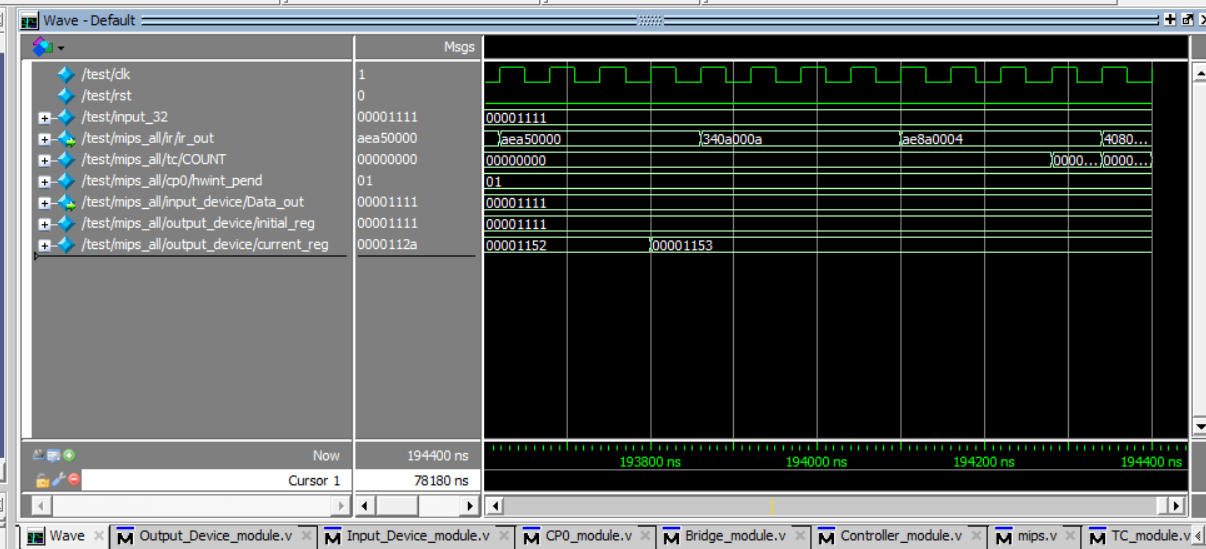
sw $10,4($20)

mtc0 $0,$13

eret

# 测试结果与说明

****

****

**每一项都在对应时间点触发且执行，故程序正确。**

# 收获、体会、总结

这次P3的课设让我对中断更深刻的认识，感谢朱老师熬夜帮我调试，也感谢我的刘文星熬到4点多帮我调试，请老师酌情给刘文星加分。